

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 7 月 2 2 日
Date of Application:

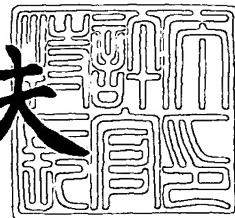
出 願 番 号 特 願 2 0 0 3 - 2 7 7 5 9 1
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 2 7 7 5 9 1]

出 願 人 株 式 会 社 東 芝
Applicant(s):

2 0 0 3 年 9 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 7 1 5 9 3

【書類名】 特許願
【整理番号】 DTK03-010
【提出日】 平成15年 7月22日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/301
【発明者】
 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝 マイクロ
 エレクトロニクスセンター内
 【氏名】 黒澤 哲也
【特許出願人】
 【識別番号】 000003078
 【氏名又は名称】 株式会社東芝
【代理人】
 【識別番号】 100077849
 【弁理士】
 【氏名又は名称】 須山 佐一
【手数料の表示】
 【予納台帳番号】 014395
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】特許請求の範囲**【請求項 1】**

表面部に素子領域が形成された半導体ウエーハから半導体素子を個片化しつつ、個片化された前記半導体素子を保持部材で保持された状態を形成する工程と、

前記個片化された半導体素子を前記保持部材からピックアップする工程と、

ピックアップされた前記半導体素子の裏面部に、前記半導体素子の形状に応じて個片化された素子接着用フィルムを貼り付ける工程と、

前記素子接着用フィルムを使用して、前記半導体素子を半導体装置形成用基材上に接着する工程と

を具備することを特徴とする半導体装置の製造方法。

【請求項 2】

請求項 1 記載の半導体装置の製造方法において、

前記半導体素子の個片化工程は、前記半導体ウエーハの裏面部に前記保持部材を貼り付けた後、前記半導体ウエーハを切断して、前記半導体素子を前記保持部材で保持された状態を維持しつつ個片化する工程を有することを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 1 記載の半導体装置の製造方法において、

前記半導体素子の個片化工程は、前記半導体ウエーハの表面部側から完成時の素子厚さより深い溝または改質層を形成する工程と、前記半導体ウエーハの表面部に第 1 の保持部材を貼りつけた後、前記半導体ウエーハの裏面部側を研削および研磨して、前記半導体素子を前記第 1 の保持部材で保持された状態を維持しつつ個片化する工程と、前記半導体素子の裏面部に第 2 の保持部材を貼り付けると共に、前記第 1 の保持部材を剥離する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 4】

請求項 1 ないし請求項 3 のいずれか 1 項記載の半導体装置の製造方法において、

さらに、長尺な前記素子接着用フィルムを巻き取った供給ロールから前記素子接着用フィルムを供給し、この長尺な素子接着用フィルムを機械切断またはレーザ切断により前記半導体素子の形状に応じて切断して個片化する工程を具備することを特徴とする半導体装置の製造方法。

【請求項 5】

請求項 1 ないし請求項 4 のいずれか 1 項記載の半導体装置の製造方法において、

前記素子接着用フィルムの貼り付け工程は、前記個片化された素子接着用フィルムを多孔質状吸着部材で保持し、この吸着部材に保持された前記素子接着用フィルムを前記半導体素子の裏面部に貼り付ける工程を有することを特徴とする半導体装置の製造方法。

【請求項 6】

個片化された半導体素子を保持部材で保持した半導体ウエーハから、前記個片化された半導体素子をピックアップするピックアップ部と、

前記ピックアップされた前記半導体素子の裏面部に、前記半導体素子の形状に応じて個片化された素子接着用フィルムを貼り付けるフィルム貼り付け部と、

前記素子接着用フィルムが貼り付けられた前記半導体素子を、半導体装置形成用基材上に接着する素子接着部と

を具備することを特徴とする半導体製造装置。

【請求項 7】

請求項 6 記載の半導体製造装置において、

フィルム貼り付け部は、長尺な前記素子接着用フィルムを巻き取った供給ロールから前記素子接着用フィルムを供給するフィルム供給部と、前記供給ロールから供給された前記素子接着用フィルムを、機械切断またはレーザ切断により前記半導体素子の形状に応じて切断するフィルム切断部とを有することを特徴とする半導体製造装置。

【請求項 8】

請求項 7 記載の半導体製造装置において、

前記フィルム切断部は、前記素子接着用フィルムを保持する吸着部材と、前記吸着部材に保持された前記素子接着用フィルムを打抜いて切断する切断機とを有することを特徴とする半導体製造装置。

【請求項 9】

請求項 7 記載の半導体製造装置において、

前記フィルム切断部は、前記素子接着用フィルムを保持する吸着部材と、前記吸着部材に保持された前記素子接着用フィルムを切断するレーザ切断機と、前記レーザ切断機または前記吸着部材を前記半導体素子の形状に応じて移動させる移動機構とを有することを特徴とする半導体製造装置。

【請求項 1 0】

請求項 8 または請求項 9 記載の半導体製造装置において、

前記吸着部材は多孔質金属からなることを特徴とする半導体製造装置。

【請求項 1 1】

請求項 6 記載の半導体製造装置において、

前記ピックアップ部は、前記半導体素子を保持する吸着コレットと、前記吸着コレットに保持された前記半導体素子を裏面側から突き上げて前記保持部材から剥離する突き上げ機構とを有することを特徴とする半導体製造装置。

【請求項 1 2】

請求項 1 1 記載の半導体製造装置において、

前記吸着コレットは多孔質金属からなることを特徴とする半導体製造装置。

【請求項 1 3】

請求項 6 記載の半導体製造装置において、

前記フィルム貼り付け部は、前記半導体素子に貼り付けられた前記素子接着用フィルムの裏面部側に設けられた保護フィルムを剥離するフィルム剥離部を有することを特徴とする半導体製造装置。

【書類名】明細書

【発明の名称】半導体装置の製造方法および半導体製造装置

【技術分野】

【0001】

本発明は半導体装置の製造方法および半導体製造装置に関する。

【背景技術】

【0002】

半導体装置の製造工程は、半導体ウエーハ（半導体基板）の表面部に種々の素子パターンを形成する工程と、半導体ウエーハを半導体素子毎に分離し、これら半導体素子を個々にパッケージで封止する工程とに大別される。近年、半導体装置の製造コストの低減を図るために、ウエーハの大口径化が推進されている。さらに、半導体素子の高密度実装を可能にするために、半導体ウエーハの薄型化が進められている。

【0003】

図18を参照して、従来の半導体ウエーハのダイシング工程について説明する。例えば、特許文献1や特許文献2に記載されているように、表面部1aに素子パターンが形成された半導体ウエーハ1を用意する（図18-A）。このような半導体ウエーハ1の裏面部1bを、機械研削で所定の厚さまで研削する（図18-B）。また、機械研削した後に、エッチング（ウェットエッチング／ガスエッチング）やCMPなどを施す場合もある。なお、予め半導体ウエーハの表面側から溝を形成しておき、そのような半導体ウエーハの裏面側を研削する方法も知られている（特許文献3参照）。

【0004】

次に、半導体ウエーハ1の裏面部1bにダイボンディング用フィルム（ダイアタッチフィルムなど）2とダイシング用テープ3を順に貼り付ける（図18-C）。ダイシング用テープ3はウエーハリング4に張設されている。次いで、ブレード5などを用いて半導体ウエーハ1を機械的に切削して切断し、半導体素子6、6…毎に個片化する。この際に、ダイボンディング用フィルム2も切断することで、個々にダイボンディング用フィルム2が貼り付けられた半導体素子6を作製する（図18-D）。ダイシング用テープ3はその表面側から一部のみが切断され、半導体素子6を保持した状態が維持される。

【0005】

このように、従来の半導体ウエーハ1のダイシング工程においては、ダイボンディング用フィルム2およびダイシング用テープ3の一部も切断している。このため、ブレード5の目詰まりを誘発して切れ味が悪くなりやすい。これが半導体素子6の裏面部に大きなチップング（欠け）を発生させ、半導体素子6の不良原因になっている。特に、高密度実装を図るために薄型化した半導体素子6では、裏面部のチップングが素子領域まで到達しやすいことから、不良発生率の増加を招いている。チップングが素子領域まで到達した半導体素子は、素子機能自体も損なわれてしまう。

【0006】

ダイシング工程で個片化された半導体素子6は、それぞれピックアップされてダイボンディング工程に供される。ダイシング工程を経た半導体素子6は、その裏面部がダイシング用テープ3に貼り付けられた状態とされている。このため、例えば図19に示すように、半導体素子6を吸着コレット7で保持した後、裏面部側から数本の突き上げピン8を押し当てることによって、半導体素子6をダイシング用テープ3から剥離している。半導体素子6の裏面部にチップングが生じていると、半導体素子6の裏面部を突き上げた際の応力でチップングが進展し、半導体素子6をクラックさせてしまうおそれがある。

【0007】

ピックアップされた半導体素子6は、リードフレームや基板などの各種外囲器上に接着される。最近では薄型化された半導体素子6を多段に積層して実装密度を高めることも行われている。この多段積層にあたって、例えば図20に示すように、下部の半導体素子6の外形から上部の半導体素子6がはみ出すように積層する場合がある。半導体素子6の裏面部にチップングが生じていると、ワイヤボンディング時の荷重でチップングが進展し、

半導体素子 6 をクラックさせてしまうおそれがある。

【 0 0 0 8 】

特許文献 4 には、薄型化した半導体ウエーハの裏面にダイボンディング用接着剤を熱圧着する際のクラックや反りを防止する接着剤フィルムが記載されている。ここでは、接着剤フィルムの熱圧着時のクラックや反りを防止しているものの、ダイシング時に接着剤フィルムを半導体ウエーハと共に切断している。従って、接着剤フィルムがブレードの切れ味を低下させるため、半導体素子の裏面部に大きなチップングが生じやすい点については特許文献 1 や特許文献 2 と同様である。

【 0 0 0 9 】

【特許文献 1】 特開平 8-51142 号公報

【特許文献 2】 特開 2002-256235 号公報

【特許文献 3】 特開 2001-35817 号公報

【特許文献 4】 特開 2000-104040 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 0 】

上述したように、従来の半導体ウエーハのダイシング工程においては、半導体ウエーハの裏面部に貼り付けたダイボンディング用フィルムを、半導体ウエーハと共に切断している。このため、ダイボンディング用フィルムが切断用ブレードの目詰まりを誘発して切れ味を低下させ、これによって半導体素子の裏面部に大きなチップングが生じやすい。大きなチップングは半導体素子の不良原因となる。

【 0 0 1 1 】

特に、薄型化した半導体素子では、裏面部のチップングが素子領域まで到達しやすいことに加えて、その後のピックアップ工程や実装工程でチップングが進展しやすいため、半導体素子の不良発生率の増加を招いている。本発明は半導体ウエーハ、特に薄型化された半導体ウエーハのダイシング時に生じる裏面側のチップングに起因する半導体素子の不良発生を抑制することを課題としている。すなわち、半導体装置の製造方法および半導体製造装置において、ダイシング工程からダイボンディング工程における不良発生率を低減することを課題としている。

【課題を解決するための手段】

【 0 0 1 2 】

本発明の一実施態様としての半導体装置の製造方法は、表面部に素子領域が形成された半導体ウエーハから半導体素子を個片化しつつ、個片化された前記半導体素子を保持部材で保持された状態を形成する工程と、前記個片化された半導体素子を前記保持部材からピックアップする工程と、ピックアップされた前記半導体素子の裏面部に、前記半導体素子の形状に応じて個片化された素子接着用フィルムを貼り付ける工程と、前記素子接着用フィルムを使用して、前記半導体素子を半導体装置形成用基材上に接着する工程とを具備することを特徴としている。

【 0 0 1 3 】

本発明の一実施態様としての半導体製造装置は、個片化された半導体素子を保持部材で保持した半導体ウエーハから、前記個片化された半導体素子をピックアップするピックアップ部と、前記ピックアップされた前記半導体素子の裏面部に、前記半導体素子の形状に応じて個片化された素子接着用フィルムを貼り付けるフィルム貼り付け部と、前記素子接着用フィルムが貼り付けられた前記半導体素子を、半導体装置形成用基材上に接着する素子接着部とを具備することを特徴としている。

【発明の効果】

【 0 0 1 4 】

本発明の半導体装置の製造方法および半導体製造装置によれば、ダイシング工程における半導体素子の裏面部のチップング発生を抑制することができる。従って、半導体ウエーハのダイシング工程、およびその後のピックアップ工程やダイボンディング工程などにお

ける不良発生率を低減することが可能となる。

【発明を実施するための形態】

【0015】

本発明の半導体装置の製造方法および半導体製造装置の一態様によれば、まず表面部に素子領域が形成された半導体ウエーハを切断して各半導体素子に個片化する。この状態において、半導体素子は保持部材に保持されている。次に、半導体素子を保持部材から素子毎にピックアップした後、半導体素子の裏面部に素子形状に応じて個片化された素子接着用フィルムを貼り付ける。この後、半導体素子の裏面部に貼り付けられた素子接着用フィルムを用いて、半導体素子を半導体装置形成用基材に接着する。

【0016】

本発明の一態様において、保持部材としては粘着性テープなどの保持テープが用いられる。また、保持テープに代えて、真空吸引などで半導体素子を保持する保持テーブルを使用してもよい。素子接着用フィルムとしては、ダイアタッチフィルムなどの熱可塑性もしくは熱硬化性の樹脂フィルムが用いられる。半導体素子を接着する半導体装置形成用基材としては、リードフレーム、配線基板、放熱基板などの各種外囲器が用いられる。また、半導体素子を多段に積層する場合には、例えば基板上に接着された半導体素子が半導体装置形成用基材となる。

【0017】

本発明の一態様によれば、半導体ウエーハから各半導体素子を個片化した後に、各半導体素子の裏面部に、素子形状に応じて個片化した素子接着用テープを貼り付けている。すなわち、半導体ウエーハをダイシングする際に、ダイアタッチフィルムなどの素子接着用テープまで切断することがない。これによって、ダイシング工程における素子裏面部のチップングを抑制することができる。従って、半導体ウエーハのダイシング工程、およびその後のピックアップ工程やダイボンディング工程などにおける半導体素子の不良発生率を大幅に低減することが可能となる。

【0018】

本発明の実施態様としての半導体装置の製造方法は、半導体素子の個片化工程として、半導体ウエーハの裏面部に保持部材を貼り付けた後、半導体ウエーハを切断して、半導体素子を保持部材で保持された状態を維持しつつ個片化する工程を有する。本発明の他の実施態様では、半導体素子の個片化工程として、半導体ウエーハの表面部側から完成時の素子厚さより深い溝または改質層を形成する工程と、半導体ウエーハの表面部に第1の保持部材を貼りつけた後、半導体ウエーハの裏面部側を研削および研磨して、半導体素子を第1の保持部材で保持された状態を維持しつつ個片化する工程と、半導体素子の裏面部に第2の保持部材を貼り付けると共に、第1の保持部材を剥離する工程とを有する。

【0019】

本発明の実施態様としての半導体装置の製造方法は、さらに長尺な素子接着用フィルムを巻き取った供給ロールから素子接着用フィルムを供給し、この長尺な素子接着用フィルムを機械切断またはレーザ切断により半導体素子の形状に応じて切断して個片化する工程を具備する。本発明の他の実施態様においては、素子接着用フィルムの貼り付け工程として、個片化された素子接着用フィルムを多孔質状吸着部材で保持し、この吸着部材に保持された素子接着用フィルムを半導体素子の裏面側に貼り付ける工程を有する。

【0020】

本発明の実施態様としての半導体製造装置は、長尺な素子接着用フィルムを巻き取った供給ロールから素子接着用フィルムを供給するフィルム供給部と、供給ロールから供給された素子接着用フィルムを機械切断またはレーザ切断により半導体素子の形状に応じて切断するフィルム切断部とを有するフィルム貼り付け部を具備する。フィルム切断部は、例えば素子接着用フィルムを保持する吸着部材と、吸着部材に保持された素子接着用フィルムを打抜いて切断する切断機とを有する。

【0021】

本発明の他の実施態様において、フィルム切断部は、素子接着用フィルムを保持する吸

着部材と、吸着部材に保持された素子接着用フィルムを切断するレーザ切断機と、レーザ切断機または吸着部材を前記半導体素子の形状に応じて移動させる移動機構とを有する。これらの実施態様において、吸着部材は例えば多孔質金属により構成される。吸着部材は多孔質セラミックスなどで形成してもよい。

【0022】

本発明の他の実施態様としての半導体製造装置は、半導体素子を保持する吸着コレットと、吸着コレットに保持された半導体素子を裏面側から突き上げて保持部材から剥離する突き上げ機構とを有するピックアップ部を具備する。この実施態様において吸着コレットは例えば多孔質金属により構成される。吸着コレットは多孔質セラミックスなどで形成してもよい。さらに他の実施態様においては、半導体素子に貼り付けられた素子接着用フィルムの裏面部側に設けられた保護フィルムを剥離するフィルム剥離部を有する。

【0023】

以下、本発明の半導体装置の製造方法および半導体製造装置の実施形態について、図面を参照して説明する。図1は本発明の一実施形態による半導体製造装置の概略構造を示す図である。同図に示す半導体製造装置11は、ピックアップ部12とフィルム貼り付け部13と素子接着部14とを有している。ピックアップ部12のテーブル15上には半導体ウエーハ16が載置される。図2に示すように、半導体ウエーハ16は個片化された複数の半導体素子21、21…を有し、これら半導体素子21を保持テープ22で保持したものである。保持テープ22はウエーハリング23に張設されている。

【0024】

このような半導体ウエーハ16は、図3または図4に示すダイシング工程を経て作製される。まず、図3に示すダイシング工程について述べる。図3(A)に示すように、表面部24aに素子領域が形成された半導体ウエーハ24を用意する。この半導体ウエーハ24の裏面部24bを、図3(B)に示すように、機械研削などで所定の厚さまで研削する。また、機械研削した後に、ウエットエッチング、ガスエッチング、CMP、ドライポリッシュ、RIE、プラズマ処理などを施してもよい。研削および研磨後の半導体ウエーハ24の厚さは、完成時の素子厚さに応じて設定する。

【0025】

次いで、研削および研磨加工した半導体ウエーハ24の裏面部24bに、保持テープ22としてダイシング用テープを貼り付ける。ダイシング用テープ22はウエーハリング23に張設されている。次に、図3(C)に示すように、ブレード25などを用いて半導体ウエーハ24を機械的に切削して切断し、各半導体素子21をそれぞれ個片化する。このようにして、半導体素子21が保持テープ22で保持された状態を維持しつつ、半導体素子21を個片化した半導体ウエーハ16を作製する。

【0026】

上述した半導体ウエーハ24のダイシング工程において、ダイシング用テープ22の表面側の一部は半導体ウエーハ24と共に切断される。しかしながら、従来のダイシング工程のように、ダイボンディング用テープを同時に切断していないため、ブレード25の目詰まりは大幅に低減される。従って、半導体素子21の裏面部におけるチップングの発生を大幅に抑制することが可能となる。すなわち、ブレード25の切れ味が維持されるため、切れ味の低下によるチップングの発生を抑制することができる。

【0027】

特に、半導体素子21の完成厚さが200 μ m以下、さらには20 μ m以上100 μ m以下というように、薄型化（薄肉化）された半導体素子21では、ブレード25の目詰まりによる切れ味の低下がチップングの発生に大きく影響する。例えば、50 μ m程度のチップングでも素子領域に到達しやすいため、半導体素子21の不良原因となる。さらに、10 μ m程度の小さいチップングであっても、後工程で応力が加わった際にチップングが進展してクラックが生じやすい。これも半導体素子21の不良原因となる。図3に示すダイシング工程によれば、不良原因となるチップングの発生を抑制することができる。

【0028】

次に、図4に示すダイシング工程について述べる。図3に示したダイシング工程と同様に、表面部24aに素子領域が形成された半導体ウエーハ24を用意する。図4(A)に示すように、半導体ウエーハ24の表面部24aにブレード25などを用いて所定の深さの溝26を形成する。溝26の深さは完成時の素子厚さより深く設定する。溝26はエッチングなどで形成してもよい。また、機械的研削やエッチングなどによる溝26に代えて、半導体ウエーハ24の表面部24aにレーザを照射して改質層を形成してもよく、この改質層は溝26と同様に機能する。改質層の深さは溝26の深さと同等とする。

【0029】

図4(B)に示すように、溝26を形成した半導体ウエーハ24の表面部24aに第1の保持部材として表面保護テープ27を貼りつけた後、半導体ウエーハ24の裏面部24bを機械研削などで溝26に達するまで研削する。また、機械研削した後に、ウエットエッチング、ガスエッチング、CMP、ドライポリッシュ、RIE、プラズマ処理などを施してもよい。溝26に達する研削および研磨工程によって、半導体素子21が表面保護テープ27で保持された状態を維持しつつ、半導体素子21をそれぞれ個片化する。

【0030】

この後、図4(C)に示すように、個片化された半導体素子21の裏面部側に第2の保持部材として保持テープ22を貼り付けた後、表面保護テープ27を剥離する。保持テープ22にはピックアップテープなどが用いられる。このようにして、半導体素子21が保持テープ22で保持された状態を維持しつつ、半導体素子21を個片化した半導体ウエーハ16を作製する。半導体ウエーハ24のダイシングを先に実施することによって、半導体素子21の裏面部におけるチップングの発生をさらに抑制することができる。従って、チップングがほとんどない半導体素子21を得ることが可能となる。

【0031】

個片化された半導体素子21を有する半導体ウエーハ16は、保持テープ22に代えて、真空吸引などで半導体素子21を保持する保持テーブル、例えば2ブロック以上の吸着エリアに分離された多孔質体からなる吸着部を有する保持テーブルに貼り替えてもよい。このような保持テーブルの吸着エリアは、半導体素子の形成列に応じて設置される。各吸着エリアは2系統の真空排気系、すなわち表面保護テープ27を剥離するまで半導体ウエーハ16を吸着保持する第1の真空排気系と、表面保護テープ27を剥離した後の半導体素子21を吸着保持する第2の真空排気系とを有し、これら2系統の真空排気系を切り替えて使用する。第2の真空排気系は半導体素子21をピックアップすることが可能なように設定されている。

【0032】

上述した個片化された半導体素子21を有する半導体ウエーハ16は、ピックアップ部12のテーブル15上にセットされ、このピックアップ部12で個片化された半導体素子21が素子毎に保持テープ22から剥離されてピックアップされる。図5に示すように、ピックアップテーブル15の上方には、半導体素子21を保持する第1の吸着コレット31を有し、半導体素子21をフィルム貼り付け部13に移動させる移動機構32が配置されている。ピックアップテーブル15の下方には、半導体素子21を裏面側から突き上げて保持テープ22から剥離する突き上げ機構33が配置されている。

【0033】

第1の吸着コレット31は例えば多孔質金属からなり、半導体素子21を全面(平面)で吸着保持することが可能とされている。薄型化された半導体素子21を全面で吸着保持することによって、クラックや反りなどの発生を抑制することができる。第1の吸着コレット31やそれを支持する軸部には、ヒータなどの加熱機構を内蔵させてもよい。これによって、半導体素子21と後述する素子接着用フィルムとの接着性を高めることができる。また、突き上げ機構33は半導体素子21を裏面側から突き上げる数本の突き上げピン34を有している。

【0034】

上記したような第1の吸着コレット31で吸着保持した半導体素子21を上昇させつつ

、その裏面側から突き上げピン 34 を押し当てることによって、半導体素子 21 を保持テープ 22 から剥離する。このようにしてピックアップされた半導体素子 21 は、第 1 の吸着コレット 31 を有する移動機構 32 でフィルム貼り付け部 13 に送られる。なお、第 2 の保持部材として真空吸引式の保持テーブルを使用する場合には、突き上げ機構 33 を用いることなく、半導体素子 21 をピックアップすることができる。

【0035】

フィルム貼り付け部 13 は、素子接着用フィルムを半導体素子 21 の形状に応じて切断して個片化するフィルム切断機構を有する。フィルム切断機構としては、例えば図 6 および図 7 に示すような機械式切断機構、もしくは図 8 および図 9 に示すようなレーザ式切断機構などが用いられる。図 6 および図 7 に示す機械式切断機構は、所定の幅を有する長尺な素子接着用フィルム 41 をロール状に巻き取った供給ロール（図示せず）を、フィルム供給部として有している。素子接着用フィルム 41 には、ダイアタッチフィルムなどの熱可塑性もしくは熱硬化性の樹脂フィルムが用いられる。

【0036】

供給ロールから供給された素子接着用フィルム 41 はフィルム切断位置に送られる。フィルム切断位置には、素子形状に応じた貫通孔を有する上下一対の枠型 42、43 と、これら枠型 42、43 の貫通孔内に下方から挿入され、素子接着用フィルム 41 を切断する打抜き型 44 とを有する切断機 45 が配置されている。打抜き型 44 の先端部には、素子接着用フィルム 41 を保持する吸着部材 46 が設置されている。吸着部材 46 は例えば多孔質金属からなり、素子接着用フィルム 41 を全面（平面）で保持することが可能とされている。打抜き型 44 や吸着部材 46 はヒータなどの加熱機構を内蔵していてもよい。素子接着用フィルム 41 の固定部材には種々の形状の型などを用いることができる。

【0037】

このような機械式のフィルム切断機構を有するフィルム貼り付け部 13 においては、まず図 6（A）および図 7（A）に示すように、フィルム切断位置に送られた長尺な素子接着用フィルム 41 を上下の枠型 42、43 で挟み込む。次いで、図 6（B）および図 7（B）に示すように、枠型 43 の下方から打抜き型 44 を上昇させて、長尺な素子接着用フィルム 41 を半導体素子 21 の形状に応じて切断する。このようにして、半導体素子 21 に形状に応じて個片化された素子接着用フィルム 47 を作製する。この際、個片状素子接着用フィルム 47 は吸着部材 46 で真空吸引し、打抜き性を高めると共に、打抜き後に吸着部材 46 から外れないようにする。

【0038】

次に、図 6（C）および図 7（C）に示すように、第 1 の吸着コレット 31 に保持された半導体素子 21 と吸着部材 46 に保持された個片状素子接着用フィルム 47 の位置を検出器で読取り、これらの位置補正を行った後、半導体素子 21 を個片状素子接着用フィルム 47 上にセットし、これらを圧着する。すなわち、図 6（D）および図 7（D）に示すように、裏面部に個片状素子接着用フィルム 47 が貼り付けられた半導体素子 21 を作製する。個片状素子接着用フィルム 47 は必要に応じて、第 1 の吸着コレット 31 や打抜き型 44 に内蔵されたヒータで加熱されつつ圧着される。

【0039】

図 8 および図 9 に示すレーザ式切断機構は、機械式切断機構と同様に、所定の幅を有する長尺な素子接着用フィルム 41 をロール状に巻き取った供給ロール（図示せず）を、フィルム供給部として有している。供給ロールから供給された素子接着用フィルム 41 はフィルム切断位置に送られる。フィルム切断位置には、素子接着用フィルム 41 を真空吸引して保持する吸着部 48 とレーザ照射部 49 とが配置されている。レーザ照射部 49 は図示を省略した移動機構によって、素子形状に応じて移動可能とされている。なお、吸着部 48 側を移動可能に構成してもよい。

【0040】

なお、レーザ切断に伴ってガスを発生するおそれがある場合には、吸着部 48 の周囲に吸引ユニット 50 が設けられる。吸着部 48 と吸引ユニット 50 との間には、レーザを案

内する溝が設けられている。吸着部 48 は上述した機械式切断機構と同様に多孔質金属などで構成され、素子接着用フィルム 41 を全面（平面）で保持することが可能とされている。また、吸着部 48 はヒータなどの加熱機構を内蔵していてもよい。

【0041】

レーザ式のフィルム切断機構を有するフィルム貼り付け部 13 においては、まず図 8（A）に示すように、フィルム切断位置に送られた長尺な素子接着用フィルム 41 を吸着部 48 で真空吸引して保持する。図 8（B）および図 9（B）に示すように、吸着部 48 に保持された素子接着用フィルム 41 上に、第 1 の吸着コレット 31 に保持された半導体素子 21 をセットする。半導体素子 21 の真空吸引を維持した状態で、レーザ照射部 49 を素子形状に応じて移動させることによって、長尺な素子接着用フィルム 41 を半導体素子 21 の形状に応じて切断する。図 10 に示すように、吸着部 48 側を移動させて素子接着用フィルム 41 を素子形状に応じて切断するようにしてもよい。

【0042】

このようにして、素子接着用フィルム 41 を半導体素子 21 の形状に応じて切断して個片化する。この後、半導体素子 21 と個片状素子接着用フィルム 47 とを圧着、また必要に応じて熱圧着することによって、図 8（C）および図 9（C）に示すように、裏面部に個片状素子接着用フィルム 47 が貼り付けられた半導体素子 21 を作製する。なお、図 8（D）および図 9（D）は半導体素子 21 を移動させた後の状態を示している。素子接着用フィルム 41 は半導体素子 21 を配置する前に単体で切断するようにしてもよい。

【0043】

上述した各切断機構を利用した素子接着用フィルム 47 の圧着（貼り付け）工程においては、チッピングの発生を抑制した半導体素子 21 の裏面部に、素子形状に応じて個片化した素子接着用フィルム 47 を貼り付けている。従って、素子接着用フィルムを半導体ウエーハと同時に切断して個片化していた従来工程のように、素子接着用フィルム 47 の個片化に起因して半導体素子 21 の裏面部にチッピングを発生させることがない。これによって、チッピングに起因する半導体素子の不良発生率を低減することが可能となる。特に、薄型化された半導体素子 21 の不良発生率が大幅に低減される。

【0044】

さらに、上記した素子接着用フィルム 47 の圧着（貼り付け）工程において、半導体素子 21 と素子接着用フィルム 47 はいずれも平面状態を維持するように真空吸着されているため、圧着時における半導体素子 21 のクラックや反りの発生、また貼り付け面における未接着部（空孔）の発生などを抑制することができる。未接着部（空孔）の発生は、半導体素子 21 からの熱放散性の低下などを招く。このような不良要因を低減ないしは排除することによって、半導体素子 21 ひいてはそれを用いた半導体装置の製造歩留りを向上させることが可能となる。

【0045】

素子接着用フィルム 47 が貼り付けられた半導体素子 21 は、再度検出器で位置を検出して位置補正された後、図 6（E）および図 7（E）に示すように、第 2 の吸着コレット 51 に吸引保持されて素子接着部 14 に送られる。第 2 の吸着コレット 51 は素子接着部 14 の移動機構の先端に設けられており、具体的な構成は第 1 の吸着コレット 31 と同様とされている。なお、第 1 の吸着コレット 31 のみでピックアップ部 12 から素子接着部 14 まで移動されるように構成してもよい。

【0046】

素子接着部 14 において、素子接着用フィルム 47 が貼り付けられた半導体素子 21 は、例えばリードフレーム、配線基板、放熱基板などの各種外囲器、あるいは多段積層する場合には基板上に接着された半導体素子上に接着される。例えば図 11 に示すように、第 2 の吸着コレット 51 に保持された半導体素子 21 は、配線基板 52 上の所定の位置に送られた後、素子接着用フィルム 47 に荷重を加えることで配線基板 52 に接着される。なお、フィルム貼り付け部 13 および素子接着部 14 における荷重は、それぞれのステージで適切に制御される。この後、半導体素子 21 と配線基板 52 の端子間をボンディングワ

イヤで接続し、さらに所定のパッケージ工程に送られて半導体装置が作製される。

【0047】

図12は半導体素子21を多段に積層した状態を示している。すなわち、配線基板52上に接着した第1の半導体素子21をワイヤボンディングした後、再度基板52を半導体製造装置11に搭載する。そして、同様な工程を経て第1の半導体素子21上に第2の半導体素子21を接着する。図12に示すように、第2の半導体素子21を第1の半導体素子21からはみ出して積層する場合、第2の半導体素子21をワイヤボンディングする際に曲げ応力が加わる。このような場合においても、半導体素子21のチップングが抑制されているため、チップングの進展によるクラックの発生を防ぐことができる。

【0048】

なお、半導体素子21の多段積層は図12に示す形態に限られるものではなく、図13に示すように上側の半導体素子21が小さい場合や、上下の半導体素子21が同形状でかつ同方向に積層する場合など、種々の積層形態を適用することができる。いずれの場合においても、半導体素子21の不良発生を抑制することが可能である。さらに、裏面部に素子接着用フィルム47が貼り付けられた半導体素子21は、例えば図14に示すように、一旦トレー53に移し替えた後に基板などに接着してもよい。

【0049】

上述した半導体装置の製造工程によれば、半導体素子21の裏面部に生じるチップングを抑制しているため、不良発生率を大幅に低減することができる。これは、半導体ウエーハ24のダイシング工程における不良発生率を低下させていることに加えて、その後のピックアップ工程やワイヤボンディング工程などにおけるクラックの発生を抑制しているためである。これらによって、特に薄型化された半導体素子21のチップングに起因する不良発生率を大幅に低下させることができる。すなわち、例えば厚さが $200\mu\text{m}$ 以下、さらには $20\mu\text{m}$ 以上 $100\mu\text{m}$ 以下というような半導体素子21を用いて、薄型化された半導体装置や高密度実装を実現した半導体装置を高歩留りで作製することが可能となる。

【0050】

ところで、素子接着用フィルムは粘着層で半導体素子に接着するタイプのものもあり、その場合には素子接着用フィルム的一面に保護フィルムが貼り付けられている。このような素子接着用フィルムを用いる場合には、例えば図15に示すように、保護フィルムの剥離部61を有するフィルム貼り付け部13を適用する。保護フィルムの剥離部61は、保護フィルム63を剥離する粘着性テープ62を有している。素子接着用フィルム47が貼り付けられた半導体素子21は一旦粘着性テープ62に押し当てられ、裏面側の保護フィルム63を粘着性テープ62で剥離した後に素子接着部14に送られる。

【0051】

図15は保護フィルムの剥離部61とフィルム貼り付け部13とを半導体素子の移動方向に配置した装置構造を示しているが、これらは移動方向に対して直交する方向に配置（平行配置）してもよい。また、保護フィルムの剥離部61は、例えば図16や図17に示すように、半導体素子21に押し当てられた粘着性テープ62を、下方に移動させて保護フィルムを剥離する機構64を有していてもよい。粘着性テープ62は左右の剥離部材を同時に下方に移動させてもよいし、これら左右の剥離部材を順に（例えば右→左）移動させるようにしてもよい。

【図面の簡単な説明】

【0052】

【図1】本発明の一実施形態による半導体製造装置の概略構造を模式的に示す斜視図である。

【図2】個片化された半導体素子を保持部材で保持した半導体ウエーハの一例を示す断面図である。

【図3】本発明の一実施形態によるダイシング工程の一例を示す図である。

【図4】本発明の一実施形態によるダイシング工程の他の例を示す図である。

【図5】本発明の一実施形態によるピックアップ工程の一例を示す図である。

【図 6】図 1 に示す半導体製造装置による素子接着用フィルムの切断工程の一例を示す側面図である。

【図 7】図 1 に示す半導体製造装置による素子接着用フィルムの切断工程の一例を示す斜視図である。

【図 8】図 1 に示す半導体製造装置による素子接着用フィルムの切断工程の他の例を示す側面図である。

【図 9】図 1 に示す半導体製造装置による素子接着用フィルムの切断工程の他の例を示す斜視図である。

【図 10】図 9 の変形例を示す斜視図である。

【図 11】図 1 に示す半導体製造装置を用いた半導体素子の接着構造の一例を示す斜視図である。

【図 12】図 1 に示す半導体製造装置を用いた半導体素子の接着構造の他の例を示す斜視図である。

【図 13】図 1 に示す半導体製造装置を用いた半導体素子の接着構造のさらに他の例を示す斜視図である。

【図 14】図 11 の変形例を示す斜視図である。

【図 15】本発明の他の実施形態による半導体製造装置の概略構造を模式的に示す斜視図である。

【図 16】図 15 に示す半導体製造装置における保護フィルムの剥離部の一構成例を示す断面図である。

【図 17】図 15 に示す半導体製造装置における保護フィルムの剥離部の他の構成例を示す断面図である。

【図 18】従来のダイシング工程の一例を示す図である。

【図 19】従来のピックアップ工程の一例を示す図である。

【図 20】従来の半導体素子の接着構造の一例を示す斜視図である。

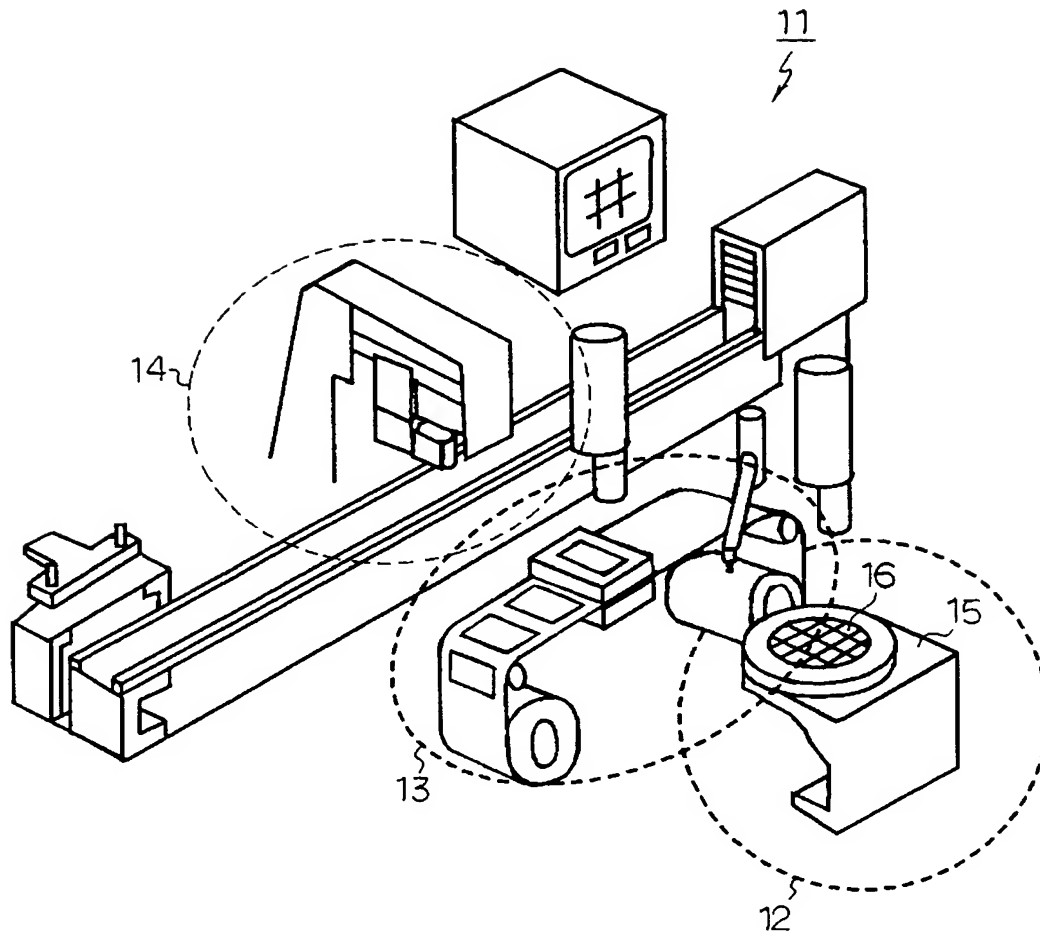
【符号の説明】

【0053】

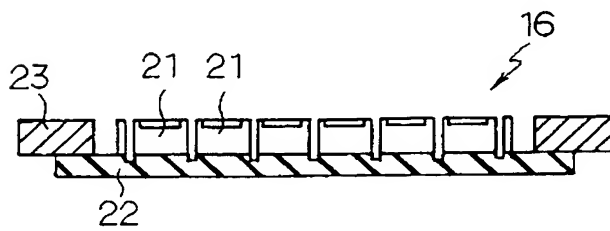
11……半導体製造装置、12……ピックアップ部、13……フィルム貼り付け部、14……素子接着部、16……個片化された半導体素子を有する半導体ウエーハ、21……半導体素子、22……保持テープ、24……半導体ウエーハ、31, 51……吸着コレット、41, 47……素子接着用フィルム、45……機械式切断機、46, 48……吸着部材、49……レーザ照射部、52……基板。

【書類名】 図面

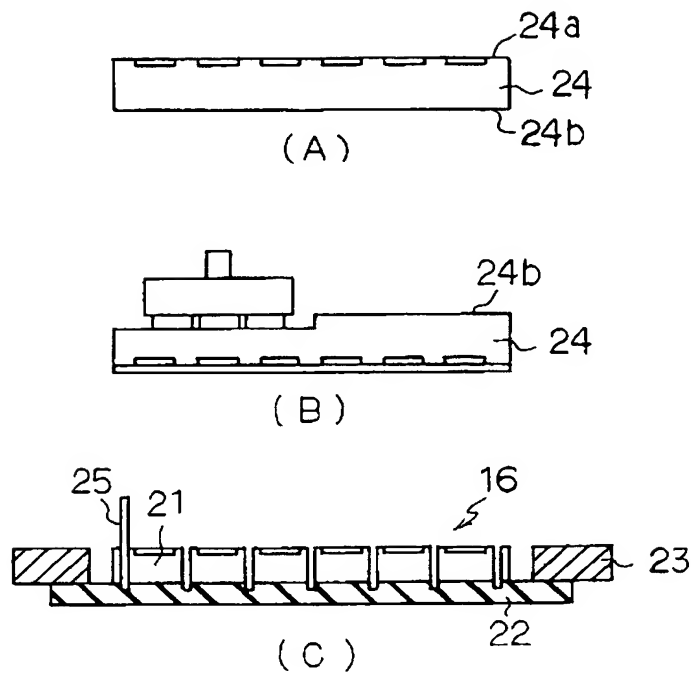
【図 1】



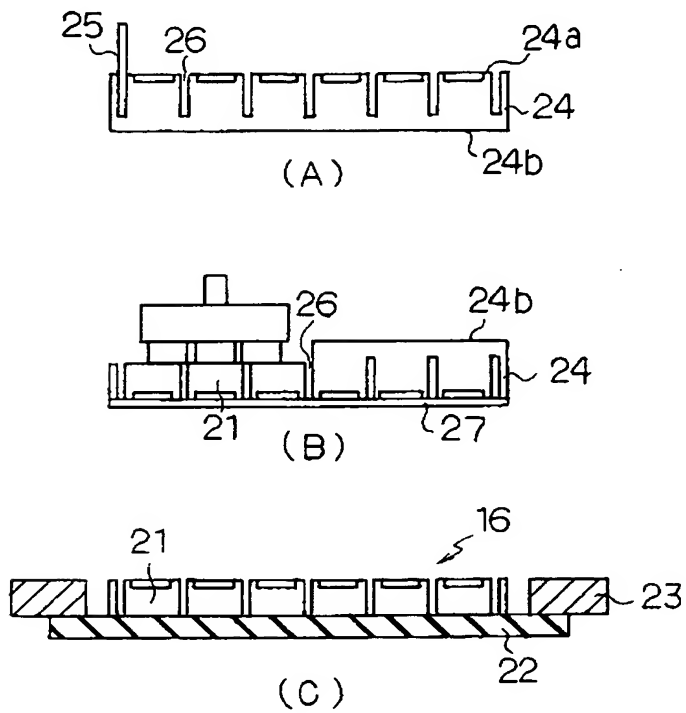
【図 2】



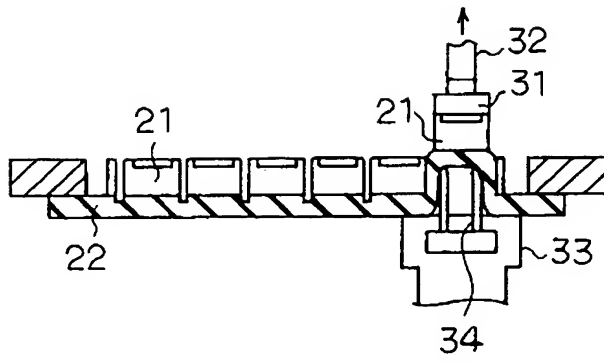
【図 3】



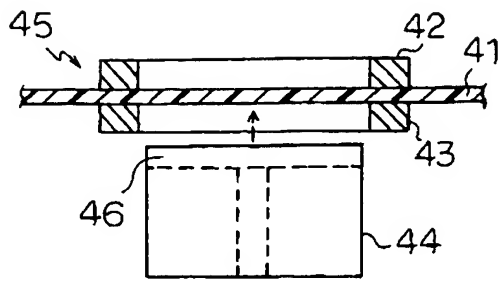
【図 4】



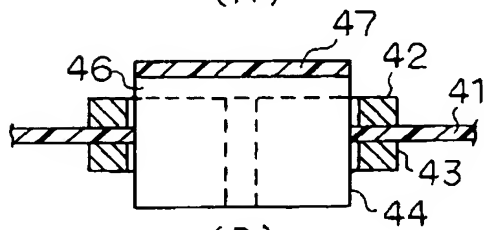
【図 5】



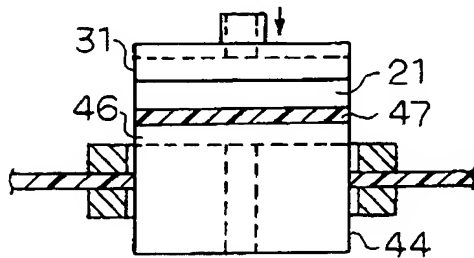
【図 6】



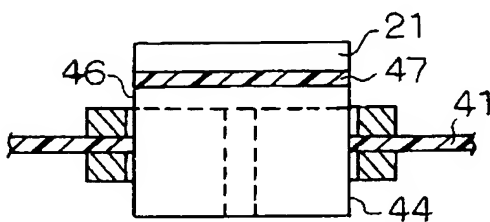
(A)



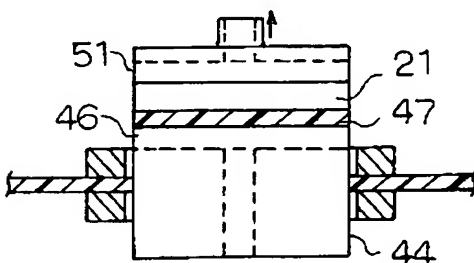
(B)



(C)

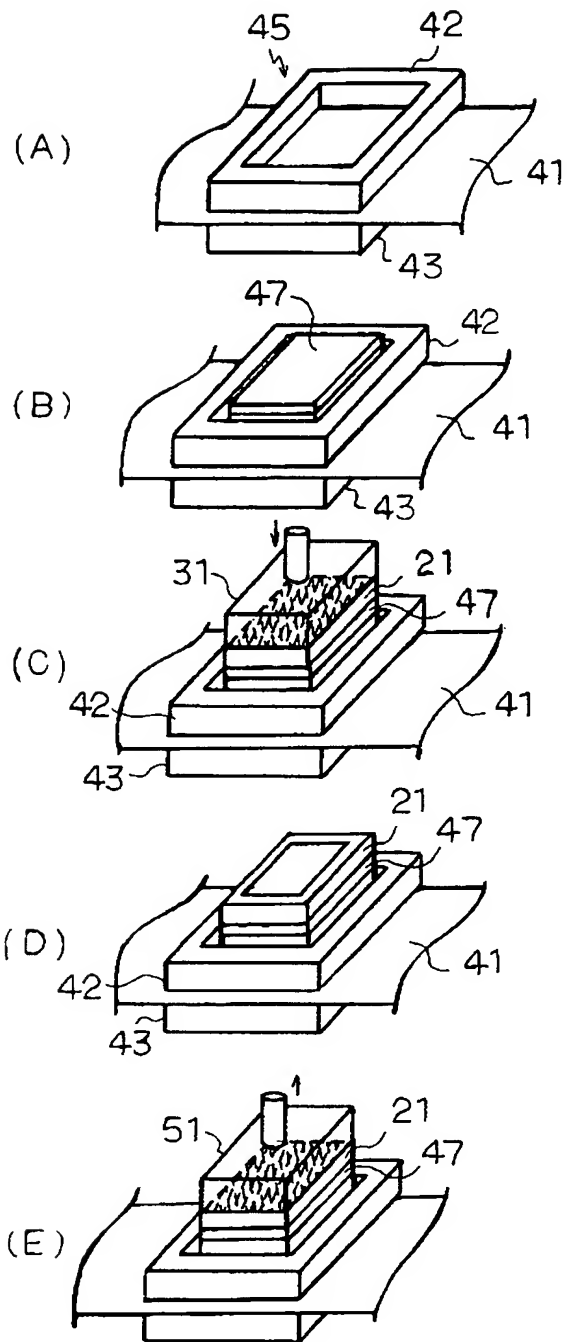


(D)

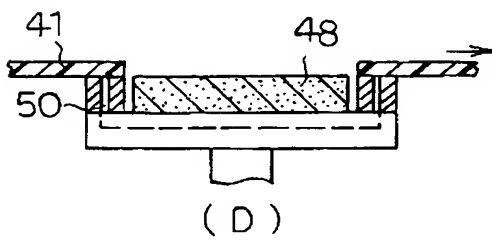
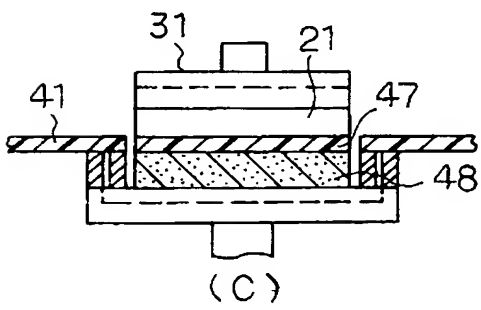
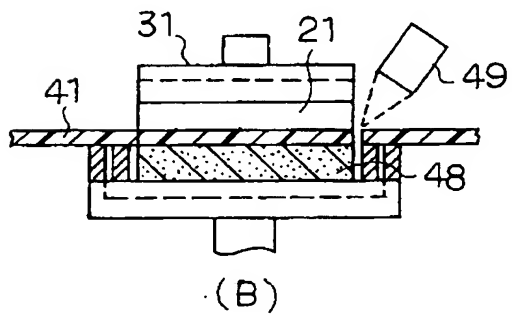
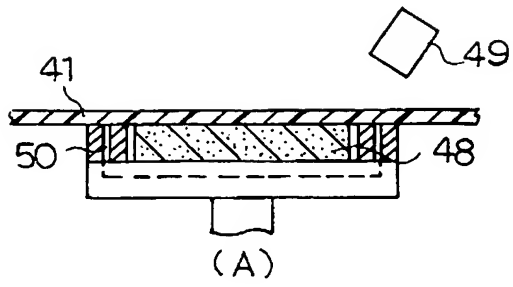


(E)

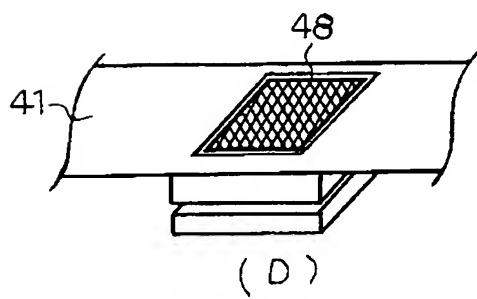
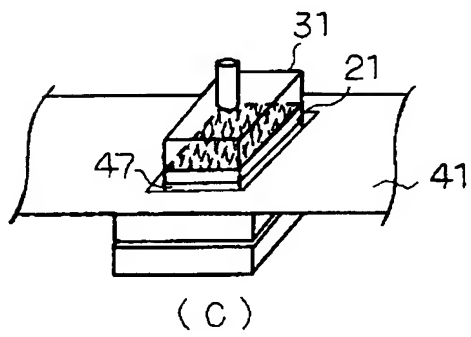
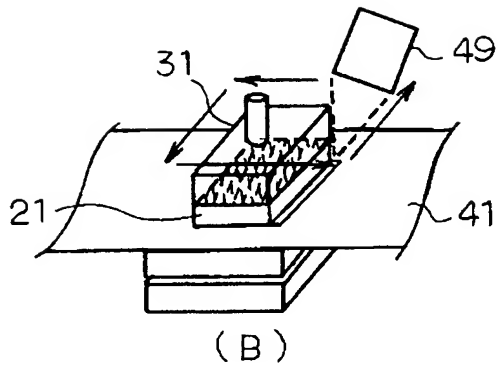
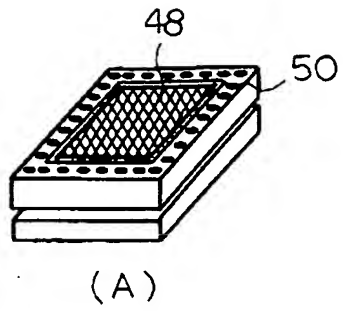
【図 7】



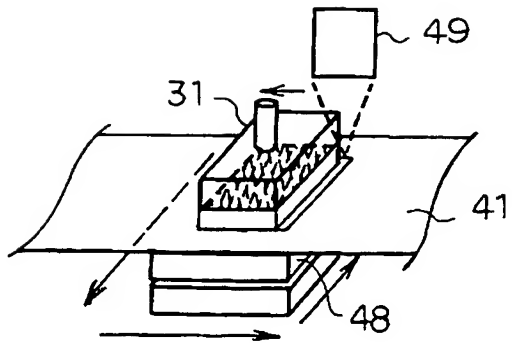
【図 8】



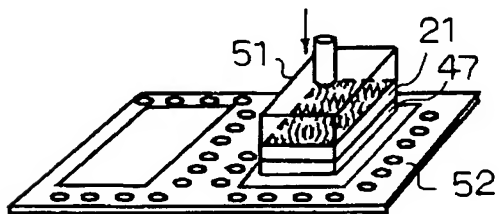
【図 9】



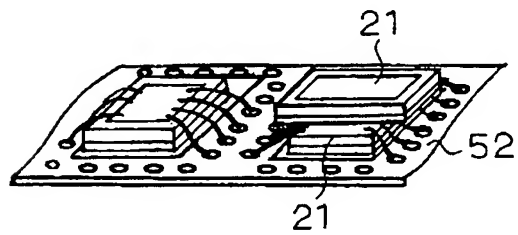
【図 10】



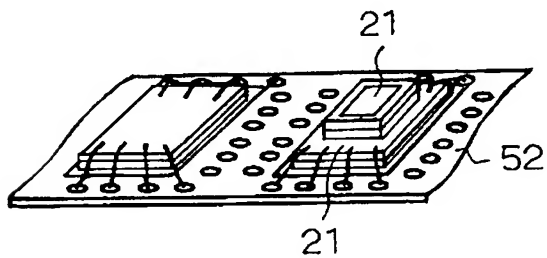
【図 11】



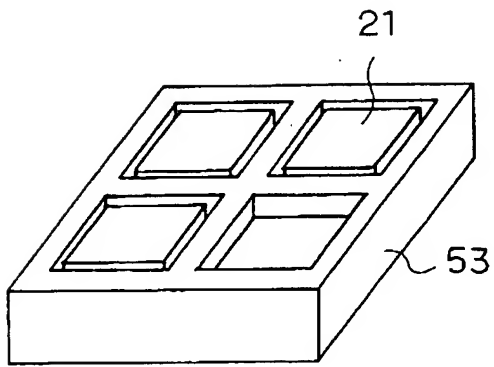
【図 12】



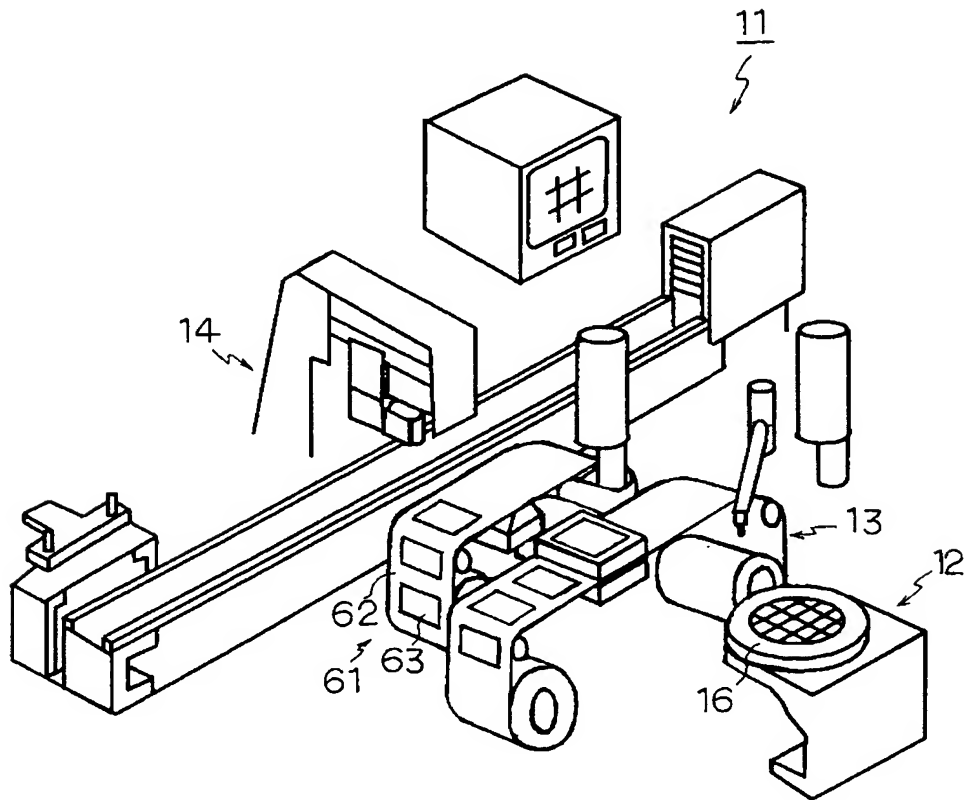
【図 13】



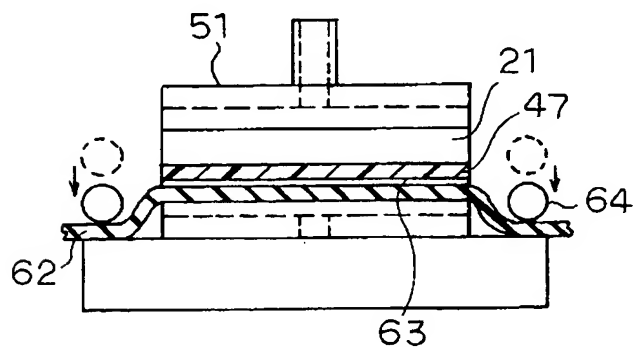
【図 14】



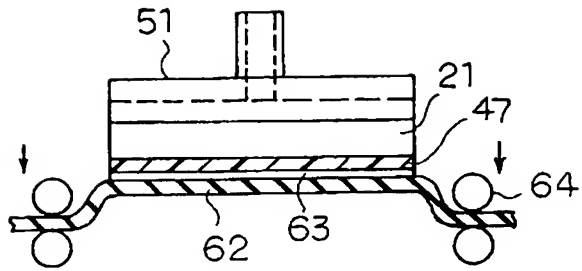
【図 15】



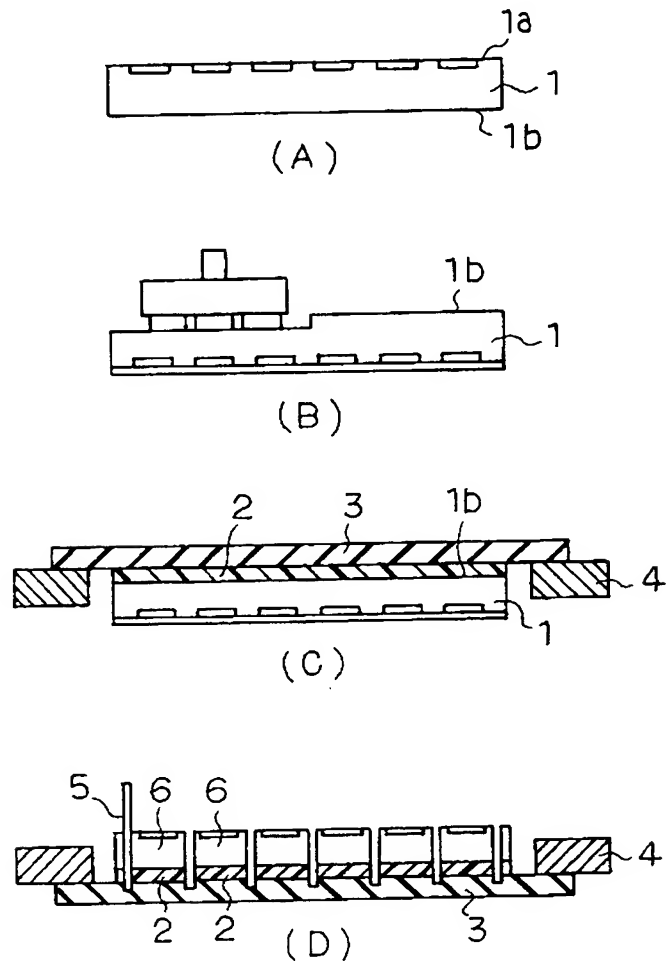
【図 16】



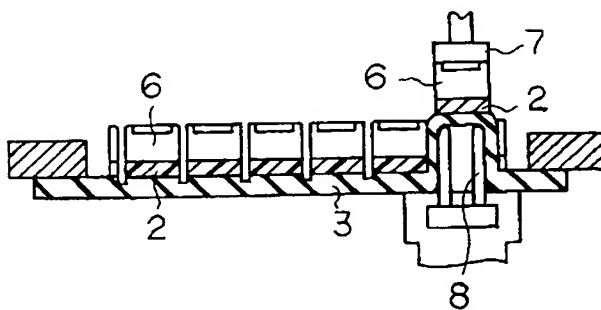
【図 17】



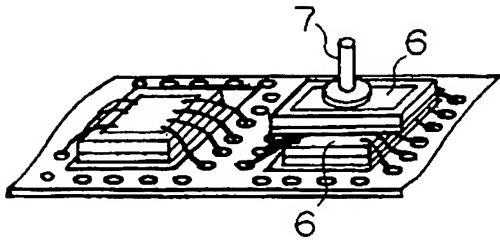
【図 18】



【図 19】



【図 20】



【書類名】 要約書

【要約】

【課題】 特に薄型化された半導体ウエーハのダイシング時に生じるチップングを抑制し、ダイシング工程からダイボンディング工程における半導体装置の不良発生率を低減する。

【解決手段】 半導体製造装置 1 1 は、半導体ウエーハ 1 6 から個片化された半導体素子をピックアップするピックアップ部 1 2 と、半導体素子の裏面部に半導体素子形状に応じて個片化された素子接着用フィルムを貼り付けるフィルム貼り付け部 1 3 と、半導体素子を半導体装置形成用基材上に接着する素子接着部 1 4 とを具備する。

【選択図】 図 1

特願 2 0 0 3 - 2 7 7 5 9 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 3 0 7 8]

1 . 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

神奈川県川崎市幸区堀川町 7 2 番地

氏 名

株式会社東芝

2 . 変更年月日

2 0 0 1 年 7 月 2 日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目 1 番 1 号

氏 名

株式会社東芝